

CURRICULUM VITAE DELL'ATTIVITA' SCIENTIFICA E DIDATTICA REDATTO AI SENSI DEGLI ARTT. 46 E 47 DEL D.P.R. 28.12.2000, N. 445 (DICHIARAZIONI SOSTITUTIVE DI CERTIFICAZIONI E DELL'ATTO DI NOTORIETA')*

Il sottoscritto

COGNOME **GIANOGLIO**

NOME **CHRISTIAN**

consapevole che chiunque rilascia dichiarazioni mendaci, forma atti falsi o ne fa uso è punito ai sensi del codice penale e delle leggi speciali in materia,

DICHIARA:

1) INFORMAZIONI PERSONALI

Assegno di ricerca per il programma "Sistemi elettronici embedded a basso consumo per l'elaborazione non lineare dell'informazione". Durata 1 anno fino a Novembre 2020.

2) FORMAZIONE

Novembre 2018 – Ottobre 2019

Assegno di ricerca per il programma "Sistemi elettronici embedded a basso consumo per sistemi tattili artificiali".

Novembre 2015 – Ottobre 2018

Studente di Dottorato XXXI ciclo presso il laboratorio CMTEST, Università degli Studi di Genova. Tutor: Francesco Guastavino. Corso di dottorato in Scienze e Tecnologie per l'Ingegneria Elettrica, l'Ingegneria Navale e i Sistemi Complessi per la mobilità, curriculum: Ingegneria Elettrica (5818). Conseguimento del titolo in data 15 Maggio 2019 con la tesi: "Riconoscimento automatico di difetti per la diagnostica predittiva su sistemi di isolamento".

18 Settembre 2015

Conseguimento della Laurea specialistica in Ingegneria Elettronica, presso l'Università degli Studi di Genova, con votazione di 110/110 e lode. Titolo della tesi di laurea: "Feed forward Neural Networks: new learning models for single layer configurations. Relatore: prof. Paolo Gastaldo.

27 Settembre 2013

Conseguimento della Laurea triennale in Ingegneria Elettronica, presso l'Università degli Studi di Genova, con votazione di 110/110 e lode. Titolo della tesi di laurea: "Circuit implementation of discontinuous piecewise-affine control functions". Relatore: prof. Marco Storace.

2010-2013

Completamento del percorso formativo di eccellenza per studenti dei corsi di Laurea Triennale dell'Indirizzo "Information and Communication Technologies" dell'Istituto di Studi Superiori dell'Università di Genova

Luglio 2010

Conseguimento del diploma di maturità scientifica (PNI) presso l'istituto Orazio Grassi di Savona, con votazione di 90/100.

2.1) Partecipazione a scuole di dottorato e corsi avanzati:

2016

Partecipazione alle seguenti scuole di dottorato:

- "RegML2016: Regularization Method for machine learning", prof. Lorenzo Rosasco, Università degli studi di Genova, 21 ore

2016

Partecipazione ai seguenti corsi di dottorato:

- "MLCI 2016: Machine learning: A computational intelligence approach", prof. Stefano Rovetta e prof. Francesco Masulli, Università degli studi di Genova, 18 ore
- "Microcontroller programming course 2016", docente Flavio Ansovini, Università degli studi di Genova, 8 ore
- "Data Fusion and Bayesian Interaction Modelling for Cognitive Ambient Intelligence", prof. Carlo Regazzoni, Università degli studi di Genova, 8 ore
- "LabVIEW Core 1 e Core 2", docente Marco Landi, Università degli studi di Genova, 40 ore

2017

Partecipazione ai seguenti corsi di dottorato:

- "LabVIEW Core Embedded", docente Daniele Bettanti, Università di Genova, 40 ore
- "Intellectual property", avv. Carlo Golda, Università di Genova, 8 ore

2017

Partecipazione ai seguenti corsi:

- "Sicurezza Base" della durata di 4 ore come previsto dal D.Lgs. 9 Aprile 2008, no. 81 e s.m.i., Ing. Micaela Caserza Magro.
- "Qualificazione e idoneità secondo le norme CEI EN 50110-1 (CEI 11-48) e CEI 11-27"- Ing. Micaela Caserza Magro - 8 ore.

3) RICERCA

3.1) Temi di ricerca

La mia attività si inserisce nei seguenti ambiti:

- circuiti e algoritmi basati su tecniche di intelligenza artificiale;
- circuiti e algoritmi per l'estrazione, il trattamento e la trasmissione dell'informazione;
- algoritmi predittivi per la diagnostica applicata ai componenti elettrici.

Queste tematiche sono state approfondite nel seguente modo:

1. Sviluppo di algoritmi machine learning per sistemi embedded

La mia attività in questo ambito riguarda/ha riguardato:

- a. sviluppo di algoritmi di addestramento per reti neurali in sistemi con potenza computazionale limitata per la classificazione supervisionata di scariche parziali;
 - b. sviluppo di algoritmi per l'addestramento di predittori computazionalmente efficienti;
 - c. sviluppo di algoritmi in C++ per microcomputer per l'acquisizione e la elaborazione statistica online di segnali temporali e la loro classificazione;
 - d. Sviluppo di algoritmi per il riconoscimento biclassé di "grasping" o "pinching" tramite analisi video su sistemi a basso costo.
2. Realizzazione di predittori su sistemi embedded
La mia attività in questo ambito riguarda/ha riguardato:
- a. la progettazione e realizzazione di classificatori su dispositivi digitali quali FPGA e CPLD;
 - b. la realizzazione di architetture digitali per la risoluzione del "point location problem".
3. Caratterizzazione dei segnali di scariche parziali per la manutenzione predittiva
La mia attività in questo ambito riguarda/ha riguardato:
- a. caratterizzazione di circuiti per l'acquisizione di scariche parziali;
 - b. sviluppo di software per l'acquisizione automatica dei segnali di scariche parziali con strumenti collocati in ambienti ostili (turbine eoliche);
 - c. sviluppo di algoritmi per la separazione di segnali di scarica dal rumore;
 - d. sviluppo di software per la caratterizzazione della risposta in frequenza di sensori HFCT in grado di captare i segnali di scariche parziali.
4. Sviluppo di algoritmi non supervisionati
La mia attività in questo ambito riguarda/ha riguardato:
- a. studio e sviluppo di algoritmi non supervisionati per la separazione e l'identificazione di diverse tipologie di difetti che possono dare origine al breakdown degli isolamenti nei motori elettrici.
5. Applicazione di algoritmi di apprendimento computazionalmente efficienti ai seguenti campi:
- a. sicurezza informatica: sviluppo in linguaggio C++ dell'algoritmo delle Random Forest per lo spam detection;
 - b. anomaly detection: sviluppo di algoritmi per l'analisi del traffico di rete finalizzata alla protezione di infrastrutture critiche.

3.2) Attività di revisione

Revisore per le seguenti riviste scientifiche:

- Information & Communications Technology Express (ICT Express) (2 Articoli)
- Data-Enabled Discovery and Applications (DEDA) (1 Articolo)
- IEEE Transactions on Circuits and System I (TCAS I) (1 Articolo)
- Neurocomputing (1 Articolo)

Revisore per le seguenti conferenze internazionali:

- 2017 New Generation of CAS (NGCAS 2017), Genova (Italy) (1 Articolo)
- 2020 2nd IEEE International Conference on Artificial Intelligence Circuits and Systems (AICAS 2020), Genova (Italy) (2 Articoli)

3.3) Partecipazione come relatore a conferenze internazionali

- "IEEE International Conference on Advances in Social Networks Analysis and Mining" (ASONAM), San Francisco (USA), 18-21 Agosto 2016.
- "IEEE International Conference on Dielectrics" (ICD), Budapest (Ungheria), 1-5 Luglio 2018.
- "IEEE Conference on Electrical Insulation and Dielectric Phenomena" (CEIDP), Cancun (Messico), 20-23 Ottobre 2018.
- "IEEE European Conference on Power Electronics" (EPE), Genova (Italia), 2-6 Settembre 2019.

3.4) Premi e riconoscimenti

Vincitore premio: Best paper award: The 6th International Conference on Extreme Learning Machines, Cham, China, per l'articolo [5].

4) PUBBLICAZIONI

4.1) Pubblicazioni su rivista

[1] Ragusa, E., Gianoglio, C., Gastaldo, P., & Zunino, R. (2018). A Digital Implementation of Extreme Learning Machines for Resource-Constrained Devices. *IEEE Transactions on Circuits and Systems II: Express Briefs*. In press, DOI: [10.1109/TCSII.2018.2806085](https://doi.org/10.1109/TCSII.2018.2806085)

[2] Gastaldo, P., Bisio, F., Gianoglio, C., Ragusa, E., & Zunino, R. (2017). Learning with similarity functions: a novel design for the extreme learning machine. *Neurocomputing*, 261, 37-49.

[3] Oliveri, A., Gianoglio, C., Ragusa, E., & Storace, M. (2015). Low-complexity digital architecture for solving the point location problem in explicit Model Predictive Control. *Journal of the Franklin Institute*, 352(6), 2249-2258.

[4] Ragusa, E., Gianoglio, C., Zunino, R., & Gastaldo, P. (2019). A Design Strategy for the Efficient Implementation of Random Basis Neural Networks on Resource-Constrained Devices. *Neural Processing Letters*, 1-19.

4.2) Pubblicazioni su atti di conferenze internazionali

[5] Meda, C., Ragusa, E., Gianoglio, C., Zunino, R., Ottaviano, A., Scillia, E., & Surlinelli, R. (2016, August). Spam detection of Twitter traffic: A framework based on random forests and non-uniform feature sampling. In *Advances in Social Networks Analysis and Mining (ASONAM), 2016 IEEE/ACM International Conference on* (pp. 811-817). IEEE.

[6] Bisio, F., Gastaldo, P., Zunino, R., Gianoglio, C., & Ragusa, E. (2016). Learning with Similarity Functions: A Novel Design for the Extreme Learning Machine. In *Proceedings of ELM-2015 Volume 1* (pp. 265-277). Springer, Cham.

[7] Guastavino, F., Cordano, D., Rossi, F., Gianoglio, C., & Torello, E. (2017, October). Relevance of quantization in PDs activity measurements in presence of environmental noise. In *Electrical Insulation and Dielectric Phenomenon (CEIDP), 2017 IEEE Conference on* (pp. 373-376). IEEE.

[8] Guastavino, F., Cordano, D., Gianoglio, C., Rossi, F., & Torello, E. (2017, October). Comparison of conducted and irradiated PD acquisition systems. In *Electrical Insulation and Dielectric Phenomenon (CEIDP), 2017 IEEE Conference on* (pp. 365-368). IEEE.

[9] Guastavino, F., Rossi, F., Gianoglio, C., Torello, E., & Cordano, D. (2017, October). PDIV and RPDIV on different temperatures on different kind of type I insulating system. In *Electrical Insulation and Dielectric Phenomenon (CEIDP), 2017 IEEE Conference on* (pp. 369-372). IEEE.

[10] Guastavino, F., Bruzzone, A., Gianoglio, C., & Torello, E. (2018, October). Influence of DC Component on Partial Discharge Activity. In *2018 IEEE Conference on Electrical Insulation and Dielectric Phenomena (CEIDP)* (pp. 535-537). IEEE.

[11] Gianoglio, C., Guastavino, F., Ragusa, E., Bruzzone, A., & Torello, E. (2018, October). Hardware Friendly Neural Network for the PD Classification. In *2018 IEEE Conference on Electrical Insulation and Dielectric Phenomena (CEIDP)* (pp. 538-541). IEEE.

- [12] Guastavino, F., Gianoglio, C., Torello, E., Ferraris, M., & Gianelli, W. (2018, October). Electrical Aging Tests on Conventional and Nanofilled Impregnation Resins. In 2018 IEEE Conference on Electrical Insulation and Dielectric Phenomena (CEIDP) (pp. 156-158). IEEE.
- [13] Bongiorno, J., & Gianoglio, C. (2018, August). Experimental variability of track to ground conductance measurements. In Journal of Physics: Conference Series (Vol. 1065, No. 5, p. 052015). IOP Publishing.
- [14] Guastavino, F., Gianoglio, C., Torello, E., Ferraris, M., & Gianelli, W. (2018, July). Behaviour of Conventional and Nanofilled Impregnation Resins when Subjected to PD Activity. In 2018 IEEE 2nd International Conference on Dielectrics (ICD) (pp. 1-3). IEEE.
- [15] Guastavino, F., Gianoglio, C., Torello, E., Cordano, D., & Bruzzone, A. (2018, July). A Predictive Maintenance Remote System based on Partial Discharges Measurements on Wind Turbines. In 2018 IEEE 2nd International Conference on Dielectrics (ICD) (pp. 1-3). IEEE.
- [16] Guastavino, F., Gianoglio, C., Torello, E., Cordano, D., & Bruzzone, A. (2018, July). Comparison Between PD Acquisition System Measurements Using Different Number of Bits for the Quantization. In 2018 IEEE 2nd International Conference on Dielectrics (ICD) (pp. 1-4). IEEE.
- [17] Gianoglio, C., Ragusa, E., Bruzzone, A., Gastaldo, P., Torello, E., & Guastavino, F. (2019, September). Tensor Based Algorithm for Automatic Partial Discharges Pattern Classification. In 2019 21st European Conference on Power Electronics and Applications (EPE'19 ECCE Europe) (pp. P-1). IEEE.
- [18] Ragusa, E., Gianoglio, C., Zunino, R., & Gastaldo, P. (2019, November). Data-Driven Video Grasping Classification for Low-Power Embedded System. In 2019 26th IEEE International Conference on Electronics, Circuits and Systems (ICECS) (pp. 871-874). IEEE.
- [19] Ragusa, E., Gianoglio, C., Zunino, R., & Gastaldo, P. (2019, November). A Computationally Light Pruning Strategy for Single Layer Neural Networks based on Threshold Function. In 2019 26th IEEE International Conference on Electronics, Circuits and Systems (ICECS) (pp. 89-92). IEEE.

5) DIDATTICA

5.1) Corsi tenuti in qualità di docente:

- Docente per il corso “Tecnico Superiore per i Metodi e le Tecnologie dello Sviluppo di Sistemi Software”, Fondazione ITS-ICT, Genova, 16 ore.
Introduzione agli algoritmi di crittografia (DES, AES, crittografia quantistica). Introduzione all'aritmetica modulare. Implementazione in linguaggio C di alcuni semplici algoritmi di crittografia (es. cifrario di Cesare).
- Docente per il corso “Hardware-Operatore Informatico di Terminal”, Forma Mentis s.r.l., 22 ore.
Introduzione all'algebra booleana, porte logiche, flip flop, registri, full adder, alu, program counter, stack pointer, memorie, interrupt. Uso del software Deeds per la progettazione di semplici circuiti digitali. Uso di Arduino e il suo IDE per il controllo di alcuni sensori (distanza, temperatura, etc.) e per la realizzazione di alcune applicazioni come sensori di parcheggio, pulsanti con tecniche antirimbombo per l'accensione di LED, uso del display LCD.

5.2) Attività di supporto alla didattica

- Elettronica dei Sistemi Digitali II semestre cod. 72345 (prof. Giuliano Donzellini), Università degli studi di Genova, Corso IETI A.A. 2016/2017, 40 ore.
L'attività didattica ha riguardato lo svolgimento di esercitazioni in aula per gli studenti di del Corso di laurea in Ingegneria Elettronica e Tecnologie dell'Informazione. L'attività svolta in laboratorio, per la maggior parte sfruttando il software Deeds, si è focalizzata sulla programmazione in Assembly. In particolare ha avuto come obiettivo lo sviluppo di semplici sistemi “embedded”, con particolare

riguardo alla programmazione in linguaggio macchina, all'interfacciamento con dispositivi esterni, alle tecniche di interruzione e all'utilizzo del microcomputer come controllore del sistema. Nel corso delle esercitazioni è stato possibile verificare il codice sia con il simulatore offerto dal Deeds sia sulle schede di sviluppo Altera DE2.

- Elettronica dei Sistemi Digitali I semestre cod. 72345 (prof. Giuliano Donzellini), Università degli studi di Genova, Corso IETI A.A. 2017/2018, 2018/2019, 40 ore.
L'attività didattica ha riguardato lo svolgimento di esercitazioni in aula per gli studenti di del Corso di laurea in Ingegneria Elettronica e Tecnologie dell'Informazione. L'attività svolta in laboratorio, per la maggior parte sfruttando il software Deeds, si è focalizzata sia sulle reti sequenziali che su quelle combinatorie. In particolare sono stati trattati la progettazione e l'analisi dei sistemi digitali visti durante il corso. Sono state effettuate simulazioni al computer del funzionamento dei circuiti oggetto delle esercitazioni. Nelle ultime due, grazie all'utilizzo delle schede di sviluppo Altera DE2, è stato possibile analizzare i circuiti direttamente sull'Hardware dell'FPGA.
- Elettronica dei Sistemi Digitali II semestre cod. 72345 (prof. Giuliano Donzellini), Università degli studi di Genova, Corso IETI A.A. 2017/2018, 20 ore.
L'attività didattica ha riguardato lo svolgimento di esercitazioni in aula per gli studenti di del Corso di laurea in Ingegneria Elettronica e Tecnologie dell'Informazione. L'attività svolta in laboratorio, per la maggior parte sfruttando il software Deeds, si è focalizzata sulla programmazione in Assembly. In particolare ha avuto come obiettivo lo sviluppo di semplici sistemi "embedded", con particolare riguardo alla programmazione in linguaggio macchina, all'interfacciamento con dispositivi esterni, alle tecniche di interruzione e all'utilizzo del microcomputer come controllore del sistema. Nel corso delle esercitazioni è stato possibile verificare il codice sia con il simulatore offerto dal Deeds sia sulle schede di sviluppo Altera DE2.
- Elettronica dei Sistemi Digitali II semestre cod. 72345 (prof. Giuliano Donzellini), Università degli studi di Genova, Corso IETI A.A. 2018/2019.
L'attività didattica ha riguardato lo svolgimento di esercitazioni e lezioni frontali in aula per gli studenti di del Corso di laurea in Ingegneria Elettronica e Tecnologie dell'Informazione. L'attività svolta in laboratorio, per la maggior parte sfruttando il software Deeds, si è focalizzata sulla programmazione in Assembly. In particolare ha avuto come obiettivo lo sviluppo di semplici sistemi "embedded", con particolare riguardo alla programmazione in linguaggio macchina, all'interfacciamento con dispositivi esterni, alle tecniche di interruzione e all'utilizzo del microcomputer come controllore del sistema. Nel corso delle esercitazioni è stato possibile verificare il codice sia con il simulatore offerto dal Deeds sia sulle schede di sviluppo Altera DE2.

6) ALTRE ATTIVITÀ E COMPETENZE

6.1) Attività professionale

- Comittente: INSYDE s.r.l.s. (partita iva 02261540997), con sede in Genova, via Paolo Anfossi 60/3 16164
Attività svolta: sviluppo in VHDL di modelli comportamentali di componenti elettronici presenti nel dispositivo Mrlbox di proprietà della società Paramed s.r.l., al fine di inserirli nell'ambiente di simulazione del dispositivo stesso sviluppato da INSYDE per conto di Paramed.
Durata contratto: 40 giorni

6.2) Lingue straniere conosciute

Inglese:

- Comprensione ascolto: B1
- Comprensione lettura: B2
- Parlato Interazione: B1

- Parlato/produzione orale: B1
- Scritto: B1

6.3) Competenze informatiche / strumentazione elettronica:

Linguaggi di programmazione:

Ottima conoscenza del linguaggio e ambiente di sviluppo MATLAB.
Buona conoscenza dei linguaggi di programmazione C/C++ e C#.
Buona conoscenza del linguaggio Python.
Ottima conoscenza del linguaggio di descrizione dell'hardware VHDL.
Buona conoscenza del linguaggio per la preparazione di testi Latex.

Software:

Buona conoscenza dell'ambiente di sviluppo Xilinx ISE e Vivado.
Buona conoscenza di Visual Studio.
Buona conoscenza di Microsoft Office, Excel e PowerPoint.
Ottima conoscenza di LabVIEW.

Hardware:

Buona esperienza nella programmazione di FPGA.
Discreta esperienza nella programmazione di microcontrollori.
Ottima esperienza nella progettazione di sistemi elettronici digitali.

Sistemi operativi:

Buona conoscenza del sistema operativo Windows.
Buona conoscenza dei sistemi operativi Linux (in particolare Ubuntu e derivate).

Strumentazione elettronica:

Ottima familiarità con oscilloscopio, generatore di funzioni, breadboard.

7) ELENCO TITOLI ALLEGATI

- Certificato di scuola superiore ISICT

Il sottoscritto dichiara inoltre di essere informato, ai sensi e per gli effetti di cui all'art. 13 del D. Leg.vo 30.6.2003, n.196, che i dati personali raccolti sono trattati dall'Università degli Studi di Genova ai sensi dei Regolamenti in materia, di cui ai DD.R.R. nn. 198 dell'11.7.2001 e 165 del 12.4.2006.

applicabili ai cittadini italiani e ai cittadini dell'Unione Europea. Per l'utilizzo delle norme stesse da parte dei cittadini non appartenenti all'Unione, regolarmente soggiornanti in Italia o autorizzati a soggiornarvi, si veda l'art. 4 del bando.



UNIVERSITÀ DEGLI STUDI
DI GENOVA



CERTIFICATO DI SCUOLA SUPERIORE

Christian GIANOGLIO

Nato a Savona il 29.09.1991

ha completato con profitto il

Percorso formativo di eccellenza

per studenti dei corsi di Laurea Triennale dell'Indirizzo "Information and Communication Technologies"
dell'Istituto di Studi Superiori dell'Università di Genova

ISTITUTO DI STUDI SUPERIORI

UNIVERSITÀ DEGLI STUDI
DI GENOVA

ISTITUTO SUPERIORE DI STUDI
in Tecnologie dell'Informazione
e della Comunicazione